**Objet de la réunion:** KOM THALES/IMS - ASIC analogique

**Date de la réunion:** 02/09/2022 09:30

**Emplacement:** IMS + Audio Teams

Notes

* Liste des participants :
* F Robert : Référent Analogique
* P Vialemaringe : référent Architecte + Sujet R&T
* F Cezilly : Discipline Leader IC (FPGA + ASIC) + Leader sujet R&T

ASIC

* N Marques : Discipline Leader Board
* M Pannetier : ancien stagiaire Thales
* C Jego : équipe de recherche conception mixte + projet important ASIC calculateur radar (correction de système Radio Freq)
* JB Begueret: même équipe que Christophe (monde ana / RF) (ADC et SERDES / Synthèse de Freq)

* Sujet : Mise au clair des objectifs en présence des deux parties (THALES et IMS)

* Formation de Marvyn :
* Prise en main des flots numérique
* Ensuite flots analogiques : formation des cours M1/M2
* Application sur un projet défini par THALES

* Présentation Thales contexte ASIC :
* ASIC dans Thales Avionics :
* Petite quantité et contrainte forte
* Contrainte réglementaire DO-254
* Besoins d'intermédiaire (Design House -> Aspect Back-End ASIC mixte)
* Travaux avec les design house: Choix de la filière (contrainte techno / durée de vie 25-30 ans / Export control)
* Problématique : beaucoup de complexité et un peu de pièces
* Donner de la visibilité au design house
* Présenter les chalenges (techno/cout/quantité)
* Évaluer, choisir et pérenniser une relation avec un partenaire

(1ere évaluation sur la qualité technique)

* 3 projets identifiés par Thales

* IMS :
* Partenaire CMP pour la petite quantité, mais capacité plus grande série
* Techno
* ST (28n) (80% des techno utilisé à l’IMS)
* xFAB (0,35µ)
* AMS
* TSMC (40n)
* Projet DMS : IMS développe l'ASIC et Thales test l'ASIC (techno Bi-

Cmos / fonction avec beaucoup de mémoire

* Les projets Thales :
* **Sujet ALIM :**
* Thales développe des ALIM avec implémentation de la regulation + protection de l'équipement
* Mesure analogique : pas de circuit de commande adapté au besoin
* Besoin d'implémenter des solutions en discret ou FPGA
* Côté discret :
* Modulaire
* Bonne précision
* Mix Ana/Num
* Cout de dev faible
* Mais beaucoup de surface
* FPGA ou µ-contrôleur
* Calcul logique complexe
* Nécessite des Conv ANA/NUM beaucoup de conso
* Demande du logiciel
* Cout important
* La piste ASIC permet de diminuer la surface et d’avoir des couts faibles, mais cout de dev important
* Solution étudiée actuellement : Intégrer des solutions de commande (Buck Boost / En courant) Environ 60 composants, avec pour objectif une surface de 15mm2
* Autre solution : capacité de piloter un chargeur on vise une surface de 50mm² pour intégrer les 300 composants
* Challenge techno :
* Précision de composant, mais pas de forte complexité techno
* Sujet intéressant en quantité
* **Sujet SIA :**
* Techno critique
* Nécessite un fort niveau de maitrise
* ASIC en face d'une cellule MEM-S (accéléromètre - variation de charge
* Challenge :
* Signal à détecter : 2 femtofarads (déplacement d'une poutre)
* Niveau de bruit -90dB (crosstalk/impédance/bruit)
* Un Asic existe actuellement, le fondeur actuelle ferme -> Thales cherche une nouvelle solution (isopérimètre au niveau perfo) / l'ASIC est mixte (calcul en numérique 40Mhz / 50k porte) / Techno 350n onsemi
* Problématique de couplage ANA/NUM
* **Sujet IO Analogique :**
* Sujet calculateur de commande de vol (Pilotage et acquisition)
* Acquisitions des positions réalisées en générale en xVDT ou potentiomètre
* Beaucoup de capteur dans l'avion un calculateur pour 400 acquisitions
* Acquisition très précise avec 7.10-4 (ADC 15 bit)
* Limite le choix des composants
* Surface importante
* Le pattern se répète (Conversion (single-dual) / Filtrage /

ADC)

* Objectif gain en surface ou conso avec un ASIC du tout ou d'une partie du pattern

Premier OBJ pour Marvyn :

* Etat de l'art sur les sujets
* Monter en compétence sur les flots ASIC numérique puis analogique

Action Nico : voir périmètre NDA : Marc Gatti